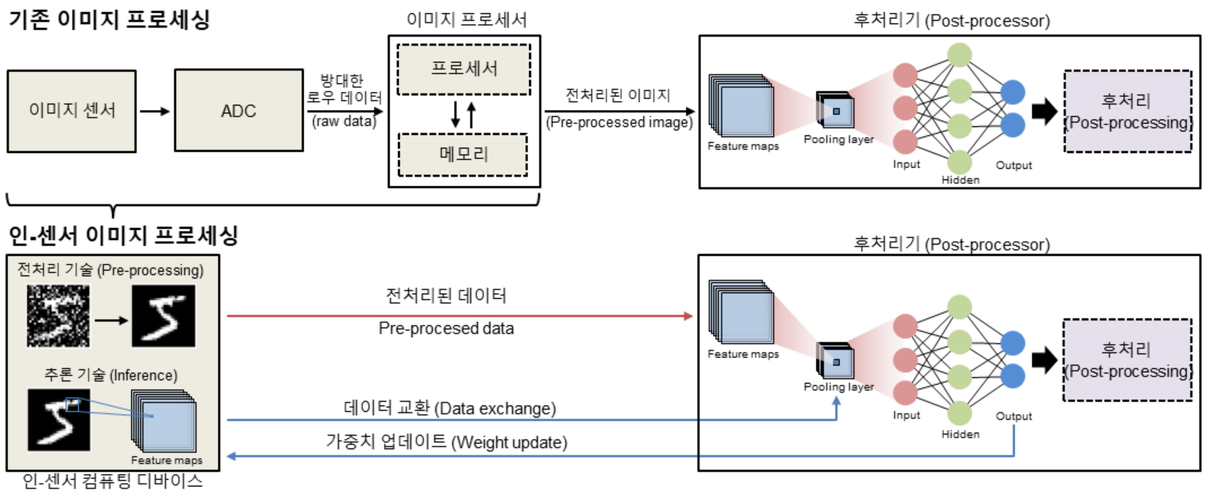
에너지 효율 향상을 위한 지그재그 적층 구조 이미지 센서 연구

하지상

서울대학교 공과대학 화학생물공학부

Introduction

• **인-센서 이미지 프로세싱 기술 소개**

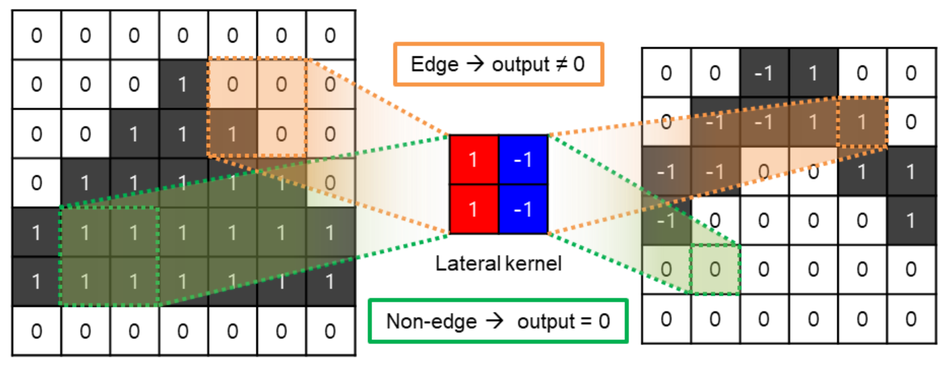


- **기존 이미지센서**는 센싱과 프로세싱 유닛이 분리된 폰 노이만 구조를 따름
  → 센서가 촬영한 이미지를 외부 메모리로 전송하고, 별도의 프로세서가 이를 분석
  → **<u>대용량 데이터의 전송 지연, 데이터 이동에 따른 불필요한 전력 소모, 연산효율 저하로 인한 시스템 병목(bottleneck) 현상 발생</u>**

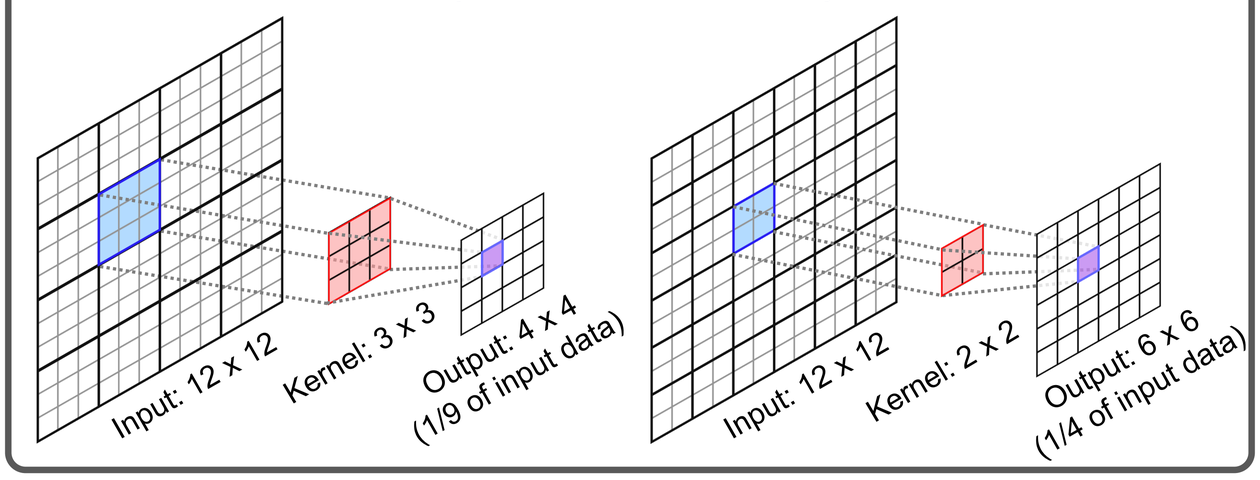
- 이러한 한계를 극복하기 위하여 **인-센서 컴퓨팅 기술**이 주목받고 있음
  → 데이터 획득과 동시에 일정 수준의 데이터 처리를 센서 내부에서 직접 수행
  → **<u>데이터 이동량 최소화, 전력 소모 절감, 실시간 처리 속도 향상</u>**

Image processing using convolution kernel

• **컨볼루션 커널 연산을 통한 모서리 감지 기능**

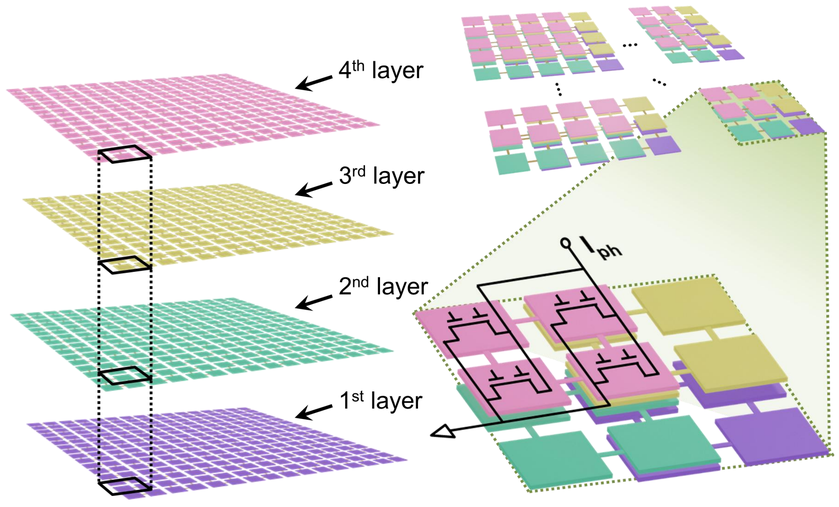


• **컨볼루션 커널 연산의 단점 (3x3 kernel vs 2x2 kernel)**

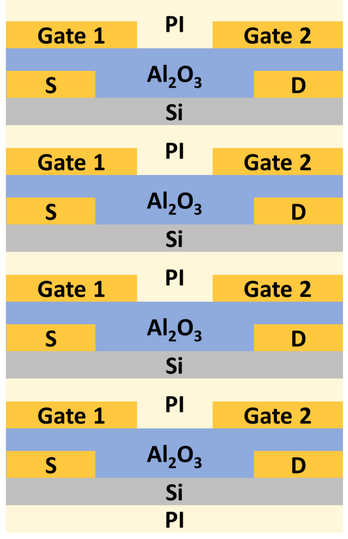


Offset-stacked convolution kernel

• **지그재그-적층 구조 설명**



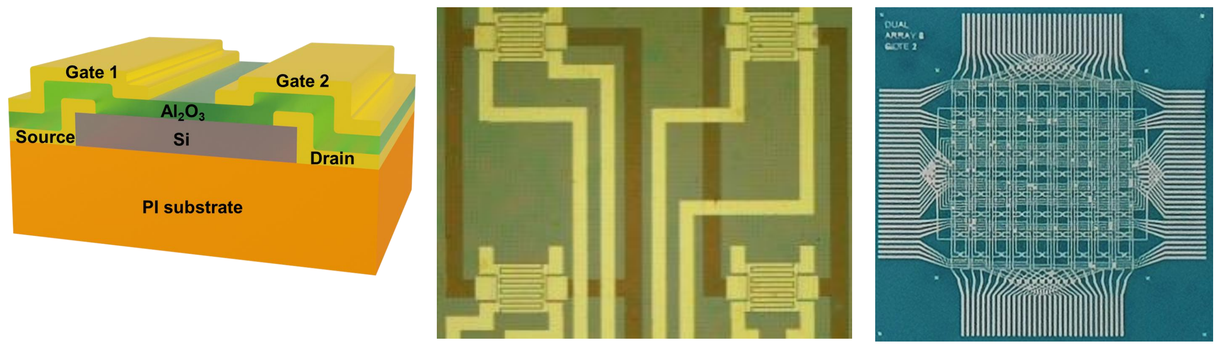
• **적층 센서의 단면도**



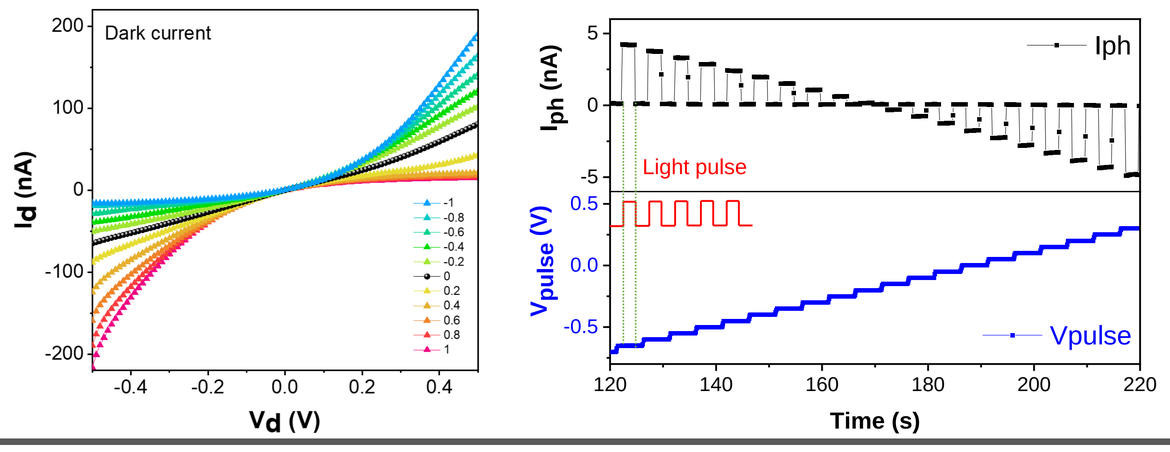
- 4개의 pixel을 전기적으로 연결하여 2x2 edge detection kernel 제작 가능
- 2x2 kernel의 경우 output이 1/4 로 줄어들게 되어 버림
- 의도적으로 한 pixel씩 오정렬(mis-align)을 시킨 2x2 kernel을 4겹 쌓음으로써, resolution loss를 해결할 수 있음
- Si membrane을 PI 기판 위에 전사한 뒤, Cr/Au 금속을 증착하여 소스/드레인 전극을 형성함. 이어서 ALD 장비로 Al_2O_3를 올려 절연막으로 사용하고, 다시 한 번 Cr/Au 금속을 증착하여 듀얼 게이트 전극을 형성함으로써 1-layer 제작. 이후 반복.

Dual-gate silicon image sensor array

• **듀얼-게이트 이미지 센서 원리 및 실제 제작 소자**

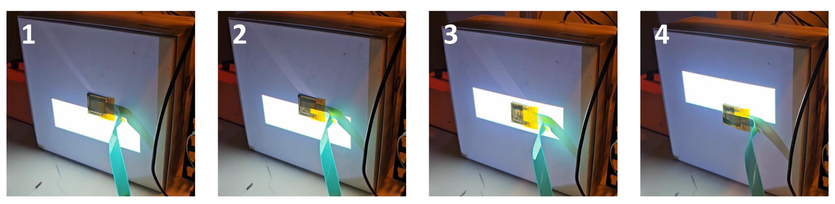


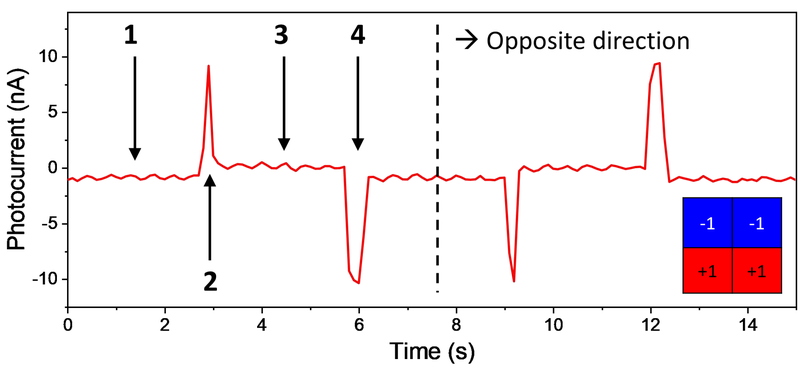
• **듀얼-게이트 이미지 센서의 전기적 특성**



Edge-detection kernel

• **빛의 움직임 감지 실험 진행**

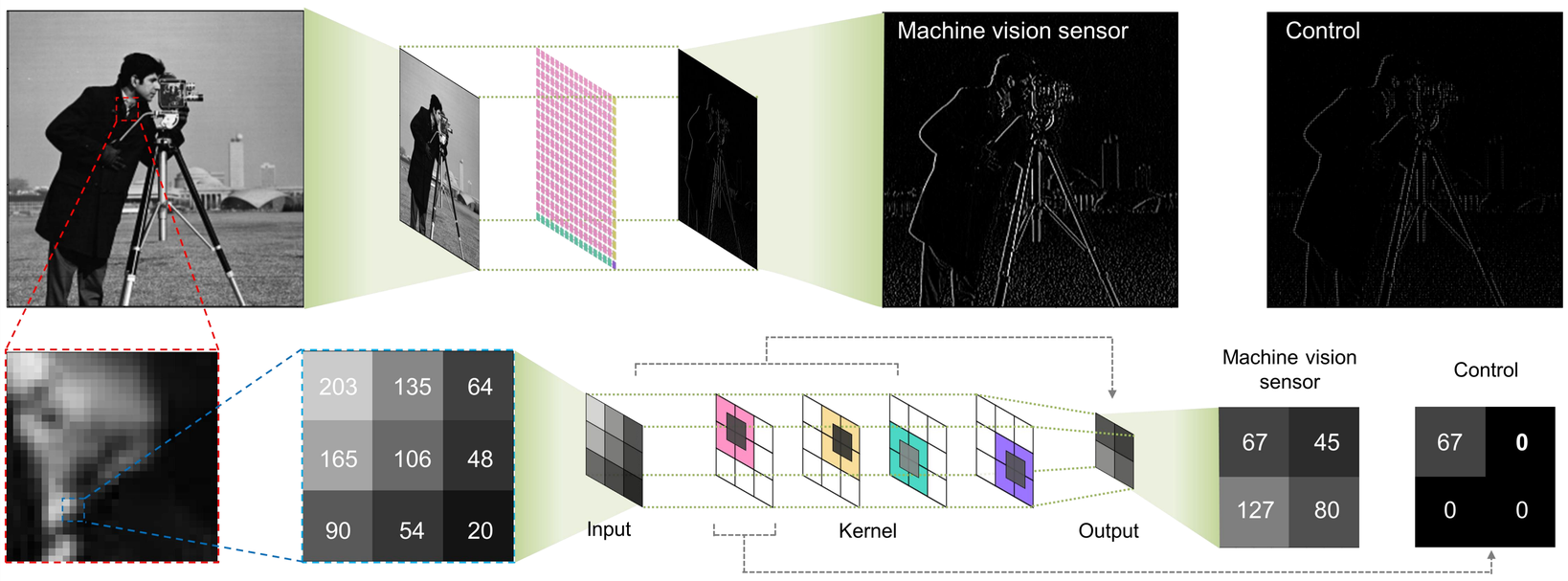




- 제작한 이미지센서의 커널을 모서리 감지 커널로 설정
  → 빔 프로젝터로 움직이는 빛을 쏘아 주었음
  → 빛을 받는 pixel 개수 및 위치에 따라서 전류 값에 변화가 생기는 것을 확인할 수 있음

Edge detecting simulation for the offset-stacked sensor

• **시뮬레이션을 활용한 지그재그 적층 구조 이미지센서 효율 비교**



- Python 시뮬레이션으로 1-layer 이미지 센서와 지그재그 적층 구조 이미지센서의 효율을 비교하였음
  → **<u>지그재그 적층 구조 이미지센서</u>**의 경우 **<u>해상도 저하 없이 모서리 감지</u>**를 뚜렷하게 수행하였음
  → **<u>1-layer 이미지 센서</u>**의 경우 **<u>해상도 저하가 크기 때문에 흐릿하게 보임</u>**
- 기존 기술에서는 해상도 저하 해결을 위해 커널의 위치를 변경하며 이미지를 여러 번 획득하는 방법(striding)을 사용하나, 이 과정에서 효율이 저하됨. 반면, 지그재그 적층 구조를 활용하면 **<u>시간과 에너지 효율 개선</u>** 가능.